

АЛЬЯНС RISC-V

Сотрудничество Альянса RISC-V и российских университетов

Александр Гаврилов

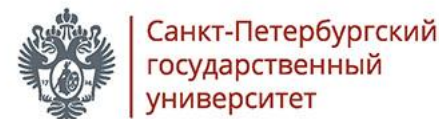
30 сентября 2025 г.



Альянс RISC-V в России



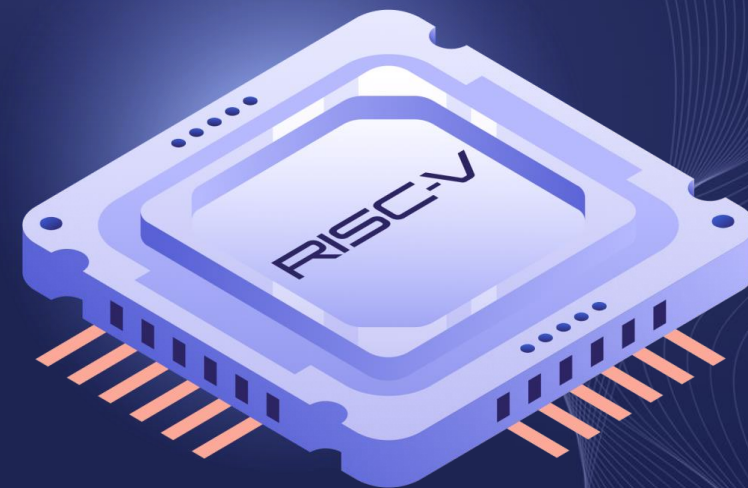
Альянс RISC-V является объединением юридических лиц — независимых разработчиков вычислительной техники и программного обеспечения на основе архитектуры RISC-V. Альянс основан на добровольном членстве, создан для развития и популяризации архитектуры RISC-V в нашей стране, представления и защиты общих интересов участников



Цели Академического комитета:

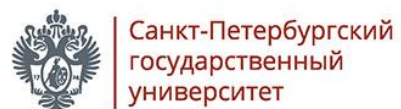
- ✓ Вовлечение компаний, вузов и научных учреждений в подготовку кадрового состава для разработки, внедрения и использования технологий на базе современных микропроцессорных архитектур
- ✓ Расширение возможностей для развития экспертизы и профессиональной реализации по тематике RISC-V в российской ИКТ-экосистеме
- ✓ Поддержка фундаментальных и прикладных исследований в области архитектур и решений на основе открытых стандартов и спецификаций

<https://riscv-alliance.ru>



Академические организации — члены Альянса

АЛЪЯНС
RISC-V



Совместная работа с вузовскими и промышленными
Альянсами и Ассоциациями

Направления взаимодействия с университетами



Образовательные проекты, подготовка студентов



Университетские научно-исследовательские проекты



Инженерная культура и популяризация технологий



Обеспечение доступности технологий компаний-участников для учебного процесса и академических исследований



Поддержка развития учебно-методической базы и материалов для преподавания технологий



Поддержка преподавателей, способствование развитию экспертизы в университетах

- Программы доступа к ПО и эмуляторам
- Репозиторий уч.-мет. материалов
- Рекомендуемые курсы и программы
- Разработка уч. модулей и лаб. практикумов
- Видеокурсы
- Совместные исследования
- УИР, КП, дипломы
- Приглашение на корп. мероприятия
- Базовые кафедры и лаборатории
- Сообщества в соц. сетях
- Награды от индустрии
- Гостевые лекции
- Летние школы
- Митапы
- Хакатоны
- Соревнования
- Стажировки
- Ярмарки вакансий
- Мероприятия в компании
- Студенты-партнеры
- Группы в университетах
- Онлайн-каналы и группы
- Попечительские советы
- ФУМО и УМС
- Конкурсы грантов
- Конференции
- Круглые столы и панели
- Мастер-классы
- Преподавание сотрудников
- Помощь во внедрении в уч. процесс
- Повышение квалификации ППС
- Участие в экзаменационных комиссиях
- Спонсорство

Возможности для образования

АЛЪЯНС
RISC-V



Сборник инструментов
разработки для
платформы RISC-V

Бесплатно для университетов!



Библиотека учебных
материалов

Курсы, практикумы, презентации



Онлайн-курсы для
самообразования

На популярных образовательных
платформах



Список
рекомендованных
ресурсов

Российские и международные
материалы высокого качества



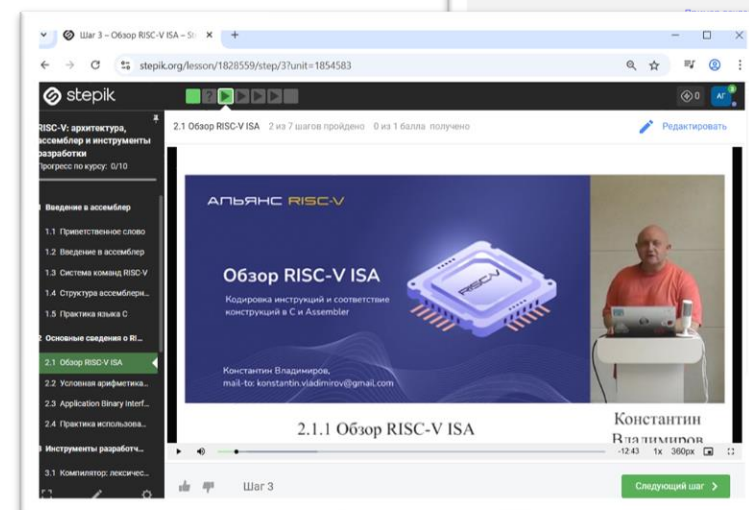
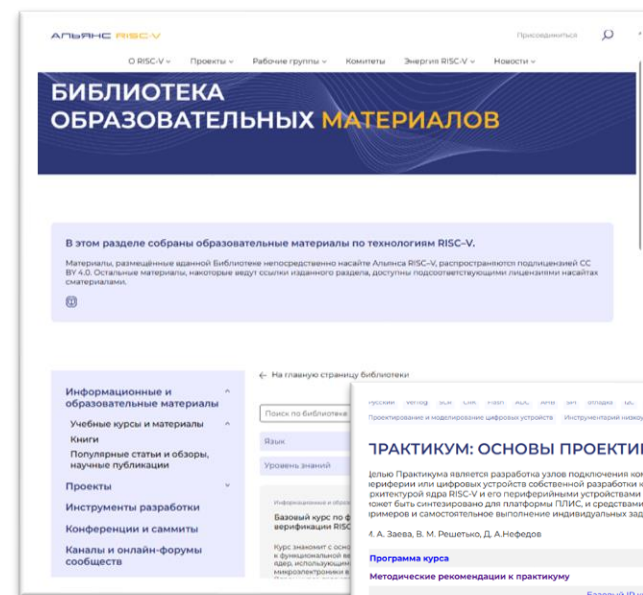
Рекомендации по
преподаванию RISC-V

Для внедрения в
образовательные программы



Записи выступлений
экспертов на
вебинарах и митапах

Можно посмотреть прошедшие
и посетить новые!



Доступ к технологиям

Сборник инструментов разработки для платформы RISC-V «Syntacore Early Access Kit»

<https://riscv-alliance.ru/learning/>

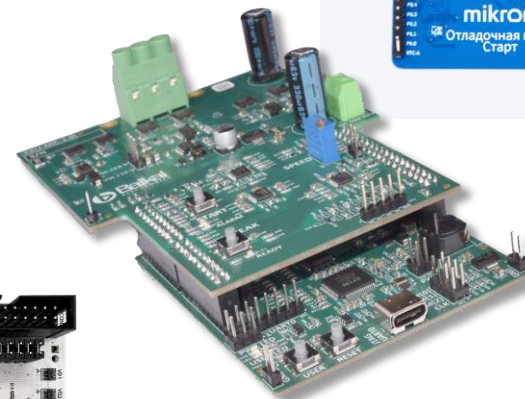
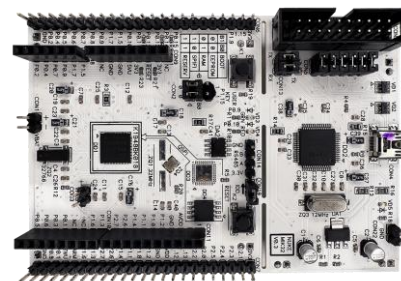
Программа раннего доступа к аппаратному обеспечению DevBoards

<https://riscv-alliance.ru/devboards/>

Дистанционная лаборатория технологий RISC-V

<https://riscv-alliance.ru/remote-laboratories/>

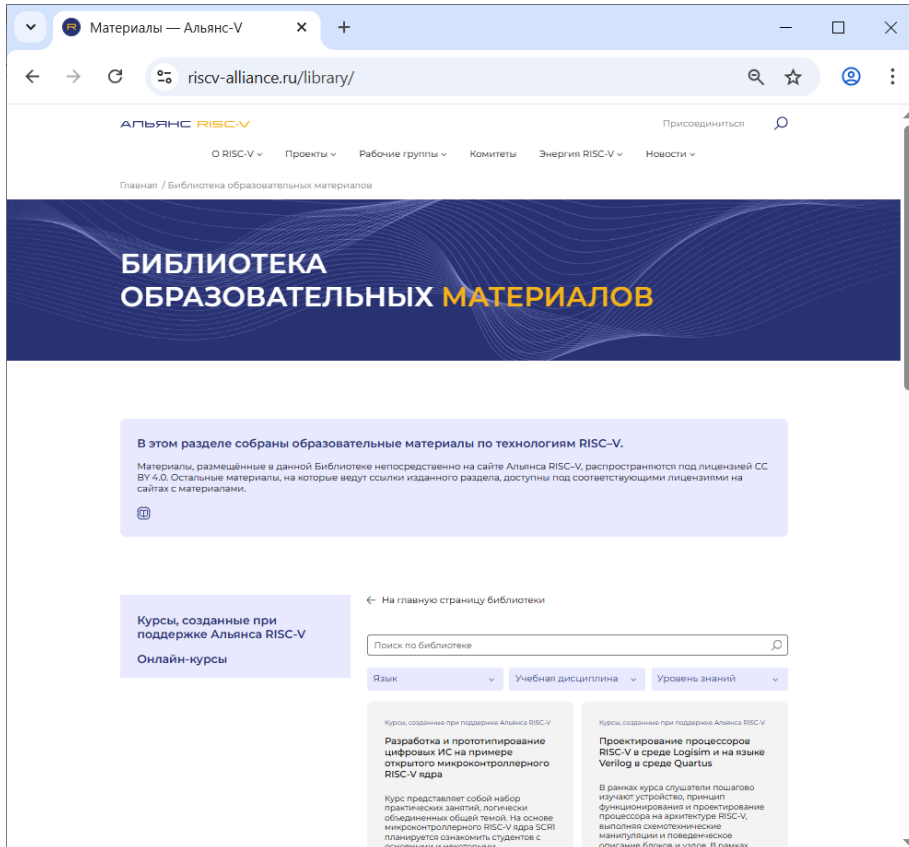
Бесплатно для университетов!



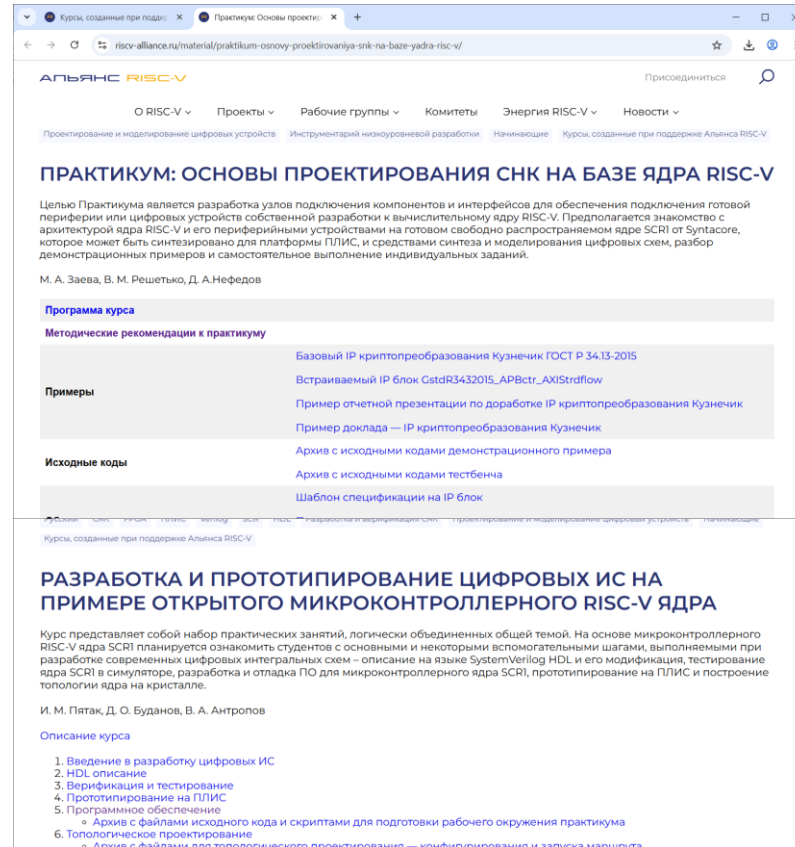
Библиотека учебных материалов

Курсы, практикумы, презентации, онлайн-курсы для самообразования

<https://riscv-alliance.ru/library/>



The screenshot shows the homepage of the RISC-V Alliance Library. The header includes the logo and navigation links. A large blue banner reads "БИБЛИОТЕКА ОБРАЗОВАТЕЛЬНЫХ МАТЕРИАЛОВ". Below it, a purple box contains information about the materials and their licensing. Further down, there's a section for "Курсы, созданные при поддержке Альянса RISC-V" with a search bar and filters for language, discipline, and knowledge level. Two course cards are visible: "Разработка и прототипирование цифровых ИС на примере открытого микроконтроллера RISC-V ядра" and "Проектирование процессоров RISC-V в среде Logisim и на языке Verilog в среде Quartus".



The screenshot shows a specific course page titled "ПРАКТИКУМ: ОСНОВЫ ПРОЕКТИРОВАНИЯ СНК НА БАЗЕ ЯДРА RISC-V". The page includes a description of the course, the authors (М. А. Заева, В. М. Решетько, Д. А. Нефедов), and a list of resources under the heading "Программа курса". The resources include a methodology recommendation, examples of IP blocks and reports, and source code archives. Below this, there's a section for "РАЗРАБОТКА И ПРОТОТИПИРОВАНИЕ ЦИФРОВЫХ ИС НА ПРИМЕРЕ ОТКРЫТОГО МИКРОКОНТРОЛЛЕРОГО RISC-V ЯДРА" with a description of the course and a list of topics to be covered.



Примеры учебных курсов



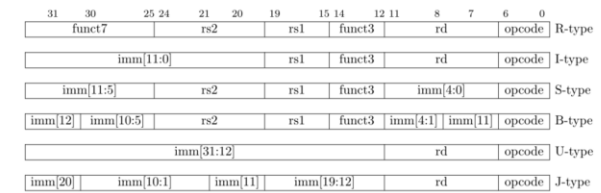
- Введение в RISC-V
- Создание RISC-V ядер
- Создание приложений на базе RISC-V и FreeRTOS
- Инструментарий RISC-V и компиляторные оптимизации
- Приложения для RISC-V-микроконтроллеров
- Основы программирования на языке ассемблера под архитектуру RISC-V
- Сквозной лабораторный практикум по программированию
- Функциональная верификация RISC-V ядер
- Основы проектирования ОС
- Создание компиляторов

и др.

Обзор RISC-V



В зависимости от использования битов команды делятся на типы, которые приведены ниже



6

Логика декодирования



RISC-V имеет две формы команд перехода:

- JAL (Jump and link) – переход и связывание. Происходит переход на адрес PC + IMM.
- JALR (Jump and link register) – регистр перехода и связывания. Переход на адрес SRC1 + IMM.



Реализация логики перехода

Создание курсов поддержано в рамках конкурсов грантов Альянса RISC-V на разработку и внедрение учебных материалов

Рекомендации по преподаванию RISC-V

- Для преподавателей и методистов
- По перечню разделов области Computing (Вычисления) рекомендаций Computing Curricula
- Специфика преподавания и применения технологий RISC-V по областям знаний
- С отсылкой к списку источников, рекомендованных Альянсом
- Могут использоваться при разработке и обновлении образовательных программ и учебных курсов

От составителей:

Стремительное развитие открытой архитектуры и системы команд RISC-V предлагает новые возможности как для индустрии проектирования и реализации микропроцессоров и электронно-компонентной базы, так и для системного и прикладного программирования. Для комплексного развития данного направления в России необходимо организовать системную подготовку квалифицированных кадров, нацеленных на разработку, внедрение и использование технологий на базе современных микропроцессорных архитектур RISC-V. Актуальными становятся классификация особенностей использования данных технологий в различных областях и разработка рекомендаций по преподаванию соответствующих разделов образовательной программы, в том числе по внедрению доступных образовательных материалов в учебный процесс вузов для профильных направлений подготовки.

Как один из шагов в этом направлении, рабочей группой Академического комитета Альянса RISC-V подготовлен проект рекомендаций по преподаванию технологий RISC-V по областям знаний. Проект основан на перечне разделов направления Computing (Вычисления) рекомендаций [Computing Curricula](#) и отражает особенности, связанные со спецификой архитектуры и технологий RISC-V.

Предполагается, что данный документ будет уточняться и дополняться. С замечаниями и предложениями можно обратиться по адресу edu@riscv-alliance.ru.

Дополнительно подготовлен [список рекомендованных образовательных ресурсов и материалов](#) по технологиям RISC-V с отсылкой к соответствующим разделам данных рекомендаций.

3. Системная архитектура и инфраструктура

(C-3.1) Виртуальные системы и сервисы

При изучении раздела рекомендуется обратить внимание на следующие аспекты, связанные с применением технологий RISC-V:

- Изучение гипервизора на примере открытых спецификаций RISC-V

Примеры учебных курсов и образовательных материалов можно найти в списке рекомендованных источников с пометкой (C-3.1)

- Разработка встраиваемых систем на платформе RISC-V (практ. часть)

Примеры учебных курсов и образовательных материалов можно найти в списке рекомендованных источников с пометкой (C-3.6)

(C-3.7) Технология интегрированных систем

При изучении раздела рекомендуется обратить внимание на следующие аспекты, связанные с применением технологий RISC-V:

- Создание интегрированных гетерогенных систем с единой программной моделью RISC-V

Примеры учебных курсов и образовательных материалов можно найти в списке рекомендованных источников с пометкой (C-3.7)

(C-3.8) Платформенные технологии

При изучении раздела рекомендуется обратить внимание на следующие аспекты, связанные с применением технологий RISC-V:

- Аппаратная платформа RISC-V, технологические преимущества и ограничения, особенности реализации

(C-3.2) Интеллектуальные системы

При изучении раздела рекомендуется обратить внимание на следующие аспекты, связанные с применением технологий RISC-V:

- Специализированные наборы команд, профилирование, оптимизация и применение библиотек и систем (лекция и акт. часть по тензорным компиляторам, OpenCV, OpenVINO, пакетам машинного и глубокого обучения)

Обзор имеющихся наработок в области AI на RISC-V и перспективы развития имеры учебных курсов и образовательных материалов можно найти в списке рекомендованных источников с пометкой (C-3.2)

(C-3.3) Интернет вещей

При изучении раздела рекомендуется обратить внимание на следующие аспекты, связанные с применением технологий RISC-V:

- Специализированные наборы команд. Обзор текущих наработок, их развитие, польза расширений и специализированные ASIC

RISC-V-микроконтроллеры в IoT имеры учебных курсов и образовательных материалов можно найти в списке рекомендованных источников с пометкой (C-3.3)

(C-3.4) Параллельные и распределенные вычисления

При изучении раздела рекомендуется обратить внимание на следующие аспекты, связанные с применением технологий RISC-V:

- Параллельные вычисления на RISC-V (дополнить практ. часть курсов примерами на RISC-V) анализ производительности и оптимизация программ на RISC-V (дополнить практ. часть примерами оптимизации, специфичными для RISC-V процессоров)

Области знаний

1. Пользователи и организации

(C-1.1) Социальные аспекты и пр

(C-1.2) Политики и управление б

(C-1.3) Управление информаци

(C-1.4) Архитектура организаци

(C-1.5) Управление проектами

1.6) Дизайн взаимодействия и

делирование систем

2.1) Вопросы и принципы безопасности

2.2) Анализ и проектирование систем

2.3) Анализ и спецификация требований

2.4) Управление данными и информацией

темная архитектура и инфраструктура

3.1) Виртуальные системы и сервисы

3.2) Интеллектуальные системы

3.3) Интернет вещей

3.4) Параллельные и распределенные вычисления

3.5) Компьютерные сети

3.6) Встроенные системы

3.7) Технологии интегрированных систем

3.8) Платформенные технологии

3.9) Безопасность: технология и реализация

4.1) Качество ПО, верификация и валидация

4.2) Процессы создания и эксплуатации ПО

4.3) Моделирование и анализ ПО

4.4) Проектирование ПО

4.5) Разработка на базе платформ

4.6) Новые программные обеспечения

5.1) Графика и визуализация

5.2) Операционные системы

Развитие экспертизы и обмен опытом

- Серии технологических митапов и вебинаров для университетов
- Широкий спектр вопросов, связанных с технологиями и их преподаванием
- Записи выступлений экспертов Альянса RISC-V доступны всем желающим
- Актуальная информация по митапам и вебинарам публикуется в Телеграм-каналах



Приглашаем участников и выступающих!

Добавление поддержки нестандартных инструкций в GNU Binutils

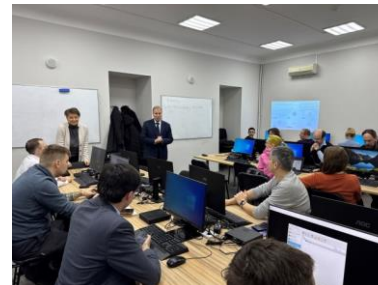
- Цель – минимальная программная поддержка нестандартных расширений набора инструкций
- Мы хотим, чтобы RISC-V GNU Compiler Toolchain при сборке ПО воспринимал нестандартные инструкции в коде на ассемблере и в ассемблерных вставках в языках высокого уровня
- За ассемблер (а также за линковку) в Toolchain отвечает пакет Binutils – он и будет подвергнут модификации
- Первым делом скопируем Toolchain с помощью Git:
`git clone --recurse-submodules`
`https://github.com/riscv-collab/riscv-gnu-toolchain.git`

АЛЪЯНС
RISC-V



Курсы повышения квалификации

- Под эгидой Альянса RISC V для преподавателей вузов и инженеров компаний
- 72 часа, официальное свидетельство
- Преподаватели курсов: эксперты из университетов и индустрии
- СПбПУ Петра Великого: "Экосистема RISC-V: разработка устройств и системное программирование", 27.01- 01.02 2025 г.
- НИУ МИЭТ: «Архитектуры процессорных систем», 30.06 – 04.07 2025 г.
- Средний бал по оценкам учащихся: 4.75 из 5



- Курс «RISC-V: архитектура, ассемблер и инструменты разработки»

Курс предназначен для освоения основных инструментов разработки и получения базовых навыков низкоуровневого программирования для архитектуры RISC-V с упражнениями на языках C и ассемблер. По итогам прохождения курса слушатель получит базовое понимание архитектуры и системы команд RISC-V, умение использовать инструменты кросс-компиляции, эмуляции и отладки программ для RISC-V, понимание ограничений компилятора и способность прогнозировать генерируемый ассемблер.

- Курс «Введение в ассемблер RISC-V»

Курс предназначен для освоения основных концепций и получения базовых навыков программирования на ассемблере RISC-V с упором на практические примеры и задачи. По итогам прохождения курса слушатель получит базовое понимание архитектуры, системы команд и работы с расширениями RISC-V, а также логики выполнения ассемблерных программ и способов их структурирования, умение понимать чужие и писать собственные программы на ассемблере RISC-V.

- Автоматизированный лабораторный практикум «Практикум по ассемблеру RISC-V»

Лабораторный практикум предназначен для освоения основных концепций организации ЭВМ и систем на примере архитектуры RISC-V. В рамках лабораторных работ изучаются базовые инструкции языка ассемблер RISC-V, режимы адресации, работа с внешними устройствами, работа с прерываниями, отладка программ, расширения RISC-V.



* - [Онлайн-курсы предоставляются в тестовом режиме, ведётся апробация](#)

АЛЪЯНС RISC-V

Открыты для сотрудничества!

<https://riscv-alliance.ru>



Обратная связь:
edu@riscv-alliance.ru